

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2003-77922
(P2003-77922A)

(43)公開日 平成15年3月14日(2003.3.14)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード*(参考)
H 0 1 L 21/3205		G 0 3 F 7/40	5 2 1 2 H 0 9 6
G 0 3 F 7/40	5 2 1	G 1 1 B 5/31	M 5 D 0 3 3
G 1 1 B 5/31		H 0 1 L 21/88	B 5 F 0 3 3
H 0 1 L 21/027		21/30	5 7 0 5 F 0 4 6

審査請求 未請求 請求項の数14 O L (全 13 頁)

(21)出願番号 特願2001-269199(P2001-269199)

(22)出願日 平成13年9月5日(2001.9.5)

(71)出願人 000003067

ティーディーケイ株式会社
東京都中央区日本橋1丁目13番1号

(72)発明者 上島 聡史

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

(74)代理人 100072051

弁理士 杉村 興作 (外1名)

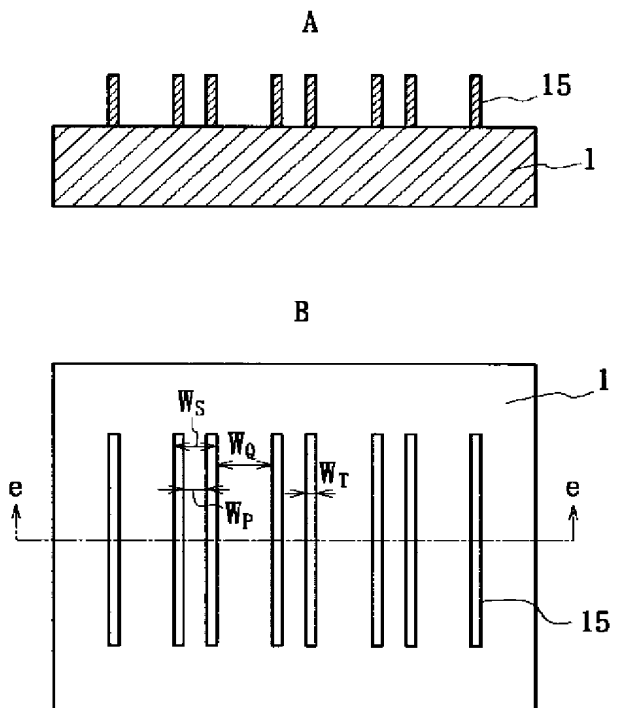
最終頁に続く

(54)【発明の名称】 薄膜パターンの作製方法、及び、それを用いたマイクロデバイスの製造方法

(57)【要約】

【課題】 レジスト膜の種類や露光器などの光学的限界によらず、狭小なパターンを有する薄膜パターンを作製する方法を提供し、もって薄膜パターンニングを狭小化する方法を提供することを目的とする。

【解決手段】 基体11の主面11A上にレジスト膜13を選択的に形成した後、このレジスト膜13を覆うようにして基体11上に被パターンニング膜12を形成する。そして、被パターンニング膜12の、レジスト膜13の上面13Aと基体11の主面11A上に存在する部分をドライエッチング処理によって除去し、レジスト膜13の上面13Aを露出させる。次いで、レジスト膜13を露出した上面13Aから除去することによって、被パターンニング膜12の、レジスト膜13の側面13Cに付着した部分12Cからなる薄膜パターン15を形成する。



【特許請求の範囲】

【請求項1】 所定の基体の主面上に、この主面と略平行な膜面と略垂直な側面を有するレジスト膜を選択的に作製する工程と、
前記基体の前記主面上と前記レジスト膜上に被パターンニング膜を形成する工程と、
前記レジスト膜の前記膜面上に形成された前記被パターンニング膜をエッチング除去して、前記レジスト膜の前記膜面を露出させるとともに、前記基体の前記主面上に形成された前記被パターンニング膜をエッチング除去して、
前記基体の、少なくとも前記レジスト膜間に位置する前記主面を露出させる工程と、
露出した前記レジスト膜の前記膜面側から、前記レジスト膜を除去して、前記被パターンニング膜の残部からなる薄膜パターンを形成する工程とを含むことを特徴とする薄膜パターンの作製方法。

【請求項2】 前記薄膜パターンは、閉塞形状に形成され、少なくともこの一部を除去して開放された薄膜パターンを形成する工程とを含む、請求項1に記載の薄膜パターンの作製方法。

【請求項3】 前記薄膜パターンの開放部分の間隔を拡張したことを特徴とする、請求項2に記載の薄膜パターンの作製方法。

【請求項4】 前記被パターンニング膜は、前記レジスト膜を含む前記基体を回転させながら成膜して形成することを特徴とする、請求項1～3のいずれかに記載の薄膜パターンの作製方法。

【請求項5】 所定の基体の主面上に絶縁膜を形成する工程と、
前記絶縁膜上に選択的にレジスト膜を作製する工程と、
前記レジスト膜をマスクとして前記絶縁膜をエッチング処理して前記基体の前記主面を露出させ、前記絶縁膜から選択的に形成されてなり、前記主面に略平行な膜面と略垂直な側面を有するパターン支持部材を形成する工程と、
前記基体の前記主面上と前記パターン支持部材上に被パターンニング膜を形成する工程と、
前記被パターンニング膜の、前記パターン支持部材の前記膜面上に存在する部分をエッチング除去して、前記パターン支持部材を露出させるとともに、前記被パターンニング膜の、前記基体の前記主面上に存在する部分をエッチング除去して前記基体の、少なくとも前記パターン支持部材間に位置する前記主面を露出させ、前記パターン支持部材の前記側面によって支持された、前記被パターンニング膜の残部からなる薄膜パターンを形成する工程とを含むことを特徴とする薄膜パターンの作製方法。

【請求項6】 前記薄膜パターンは、閉塞形状に形成され、少なくともこの一部を除去して開放された薄膜パターンを形成する工程とを含むことを特徴とする、請求項5に記載の薄膜パターンの作製方法。

【請求項7】 前記薄膜パターンの開放部分の間隔を拡張したことを特徴とする、請求項6に記載の薄膜パターンの作製方法。

【請求項8】 前記被パターンニング膜は、前記パターン支持部材を含む前記基体を回転させながら成膜して形成することを特徴とする、請求項5～7のいずれかに記載の薄膜パターンの作製方法。

【請求項9】 所定の基体の主面上に絶縁膜を形成する工程と、

10 前記絶縁膜上に選択的にレジスト膜を作製する工程と、
前記レジスト膜をマスクとして前記絶縁膜をエッチング処理して前記基体の前記主面を露出させ、前記絶縁膜から選択的に形成されてなり、前記主面に略平行な膜面と略垂直な側面を有するパターン支持部材を形成する工程と、
前記パターン支持部材の一部を含むように第2のレジスト膜を選択的に形成する工程と、
前記基体の前記主面上と前記パターン支持部材上と前記第2のレジスト膜上に被パターンニング膜を形成する工程と、

20 前記第2のレジスト膜を除去する工程と、
前記被パターンニング膜の、前記パターン支持部材の膜面上に存在する部分をエッチング除去して、前記パターン支持部材を露出させるとともに、前記被パターンニング膜の、前記基体の前記主面上に存在する部分をエッチング除去して前記基体の、少なくとも前記パターン支持部材間に位置する前記主面を露出させ、前記パターン支持部材の前記側面によって支持された、少なくとも一部が開放されてなる前記被パターンニング膜の残部からなる薄膜パターンを形成する工程とを含むことを特徴とする薄膜パターンの作製方法。

【請求項10】 前記薄膜パターンの開放部分の間隔を拡張したことを特徴とする、請求項9に記載の薄膜パターンの作製方法。

【請求項11】 前記被パターンニング膜は、前記パターン支持部材を含む前記基体を回転させながら成膜して形成することを特徴とする、請求項9又は10に記載の薄膜パターンの作製方法。

40 【請求項12】 前記第2のレジスト膜は、下層部分がポリメチルグルタリミドからなる2層構造であることを特徴とする、請求項9～11のいずれかに記載の薄膜パターンの作製方法。

【請求項13】 請求項1～12のいずれかに記載の薄膜パターンニング方法を用いてマイクロデバイスを製造することを特徴とする、マイクロデバイスの製造方法。

【請求項14】 前記マイクロデバイスは、薄膜磁気ヘッドであることを特徴とする、請求項13に記載のマイクロデバイスの製造方法。

【発明の詳細な説明】

50 【0001】

【発明の属する技術分野】本発明は、薄膜パターンの作製方法、薄膜のパターニング方法、及びマイクロデバイスの製造方法に関する。

【0002】

【従来の技術】従来、薄膜のパターニングのための薄膜パターンは、一様に形成された被パターニング膜上にレジスト膜を作製し、このレジスト膜をマスクとして前記被パターニング膜に対してエッチング処理を施して作製していた。

【0003】図21～図24は、従来の薄膜パターンの作製方法を説明するための図である。最初に、図21に示すように、Siなどからなる所定の基体1上に、Taなどからなる被パターニング膜2をスパッタリング法又はメッキ法などによって一様に成膜にする。次いで、図22に示すように、被パターニング膜2上にレジスト膜を塗布した後、露光現像処理を施すことによりレジスト膜3を選択的に形成する。

【0004】次いで、図23に示すようにレジスト膜3をマスクとして、被パターニング膜2に対して反応性イオンエッチング(RIE)又はイオンミリングなどのドライエッチング処理を施して被パターニング膜2をパターニングする。そして、レジスト膜3を有機溶剤を用いて剥離、あるいは、アッシング除去することによって、図24に示すような薄膜パターン5を得るものである。

【0005】

【発明が解決しようとする課題】しかしながら、上記のような従来法においては、薄膜パターンの間隔及び密度は、レジスト膜の種類や露光処理時に使用する露光器などの性能に依存し、そのレジスト膜の特性及び露光器の光学的限界などによって、決定されてしまう。このため、線間隔が狭小でそれ自体極細な薄膜パターンを形成しようとしても、その狭小化は自ずから制限されていた。

【0006】本発明は、レジスト膜の種類や露光器などの光学的限界によらず、線間隔が狭小でそれ自体極細なパターンを有する薄膜パターンを作製する方法を提供し、もって全体として薄膜パターニングを狭小化する方法を提供することをも目的とする。

【0007】

【課題を解決するための手段】これらの目的を達成すべく、本発明の第1の薄膜パターンの作製方法は、所定の基体の主面上に、この主面と略平行な膜面と略垂直な側面を有するレジスト膜を選択的に作製する工程と、前記基体の前記主面上と前記レジスト膜上に被パターニング膜を形成する工程と、前記レジスト膜の前記膜面上に形成された前記被パターニング膜をエッチング除去して、前記レジスト膜の前記膜面を露出させるとともに、前記基体の前記主面上に形成された前記被パターニング膜をエッチング除去して、前記基体の、少なくとも前記レジスト膜間に位置する前記主面を露出させる工程と、露出

した前記レジスト膜の前記膜面側から、前記レジスト膜を除去して、前記被パターニング膜の残部からなる薄膜パターンを形成する工程とを含むものである。

【0008】このような作製方法を採用することにより、それ自体極細であると共に線間隔も狭小化された薄膜パターンを簡易に得ることが出来る。すなわち、被パターニング膜は、レジスト膜の側面にも付着するため、レジスト膜を除去し、被パターニング膜のレジスト膜の側面に形成された部分より薄膜パターンを構成すれば、前記レジスト膜の間隔よりも狭小化された薄膜パターンが得られることとなる。

【0009】また、本願発明に係る第1の薄膜パターンの作製方法では、さらに、薄膜パターンは、閉塞形状に形成され、少なくともこの一部を除去して開放された薄膜パターンを形成する工程とを含むようにしても良い。

【0010】さらに、本願発明に係る第1の薄膜パターンの作製方法では、薄膜パターンの開放部分の間隔を拡張するようにしても良い。このように形成することにより、形成された薄膜パターンの端部を一般の技術によりボンディングし、簡易に配線することができる。

【0011】さらに、本願発明に係る第1の薄膜パターンの作製方法では、被パターニング膜は、レジスト膜を含む基体を回転させながら成膜して形成するようにしても良い。このように形成することにより、被パターニング膜が、レジスト膜の側面にも確実に成膜される。

【0012】また、上記目的を達成すべく、本発明の第2の薄膜パターンの作製方法は、所定の基体の主面上に絶縁膜を形成する工程と、前記絶縁膜上に選択的にレジスト膜を作製する工程と、前記レジスト膜をマスクとして前記絶縁膜をエッチング処理して前記基体の前記主面を露出させ、前記絶縁膜から選択的に形成されてなり、前記主面に略平行な膜面と略垂直な側面を有するパターン支持部材を形成する工程と、前記基体の前記主面上と前記パターン支持部材上に被パターニング膜を形成する工程と、前記被パターニング膜の、前記パターン支持部材の前記膜面上に存在する部分をエッチング除去して、前記パターン支持部材を露出させるとともに、前記被パターニング膜の、前記基体の前記主面上に存在する部分をエッチング除去して前記基体の、少なくとも前記パターン支持部材間に位置する前記主面を露出させ、前記パターン支持部材の前記側面によって支持された、前記被パターニング膜の残部からなる薄膜パターンを形成する工程とを含むものである。

【0013】このような工程を採用することにより、それ自体極細であると共に線間隔も狭小化され、さらにパターン支持部材によって支持された薄膜パターンを簡易に得ることが出来る。すなわち、前記被パターニング膜は、前記パターン支持部材の側面にも付着し、この被パターニング膜のパターン支持部材の側面に形成された部分より薄膜パターンを構成すれば、前記レジスト膜の間

隔よりも狭小化された薄膜パターンが得られることとなる。

【0014】また、本願発明に係る第2の薄膜パターンの作製方法では、薄膜パターンは、閉塞形状に形成され、少なくともこの一部を除去して開放された薄膜パターンを形成する工程とを含むようにしても良い。

【0015】薄膜パターンの開放部分の間隔を拡張しているよう形成しても良い。このように形成することにより、形成された薄膜パターンの端部を一般の技術によりボンディングし、簡易に配線することができる。

【0016】さらに、被パターンニング膜は、パターン支持部材を含む前記基体を回転させながら成膜して形成するようにしても良い。このように形成することにより、被パターンニング膜が、レジスト膜の側面にも確実に成膜される。

【0017】また、上記目的を達成すべく、本発明の第3の薄膜パターンの作製方法は、所定の基体の主面上に絶縁膜を形成する工程と、前記絶縁膜上に選択的にレジスト膜を作製する工程と、前記レジスト膜をマスクとして前記絶縁膜をエッチング処理して前記基体の前記主面を露出させ、前記絶縁膜から選択的に形成されてなり、前記主面に略平行な膜面と略垂直な側面を有するパターン支持部材を形成する工程と、前記パターン支持部材の一部を含むように第2のレジスト膜を選択的に形成する工程と、前記基体の前記主面上と前記パターン支持部材上と前記第2のレジスト膜上に被パターンニング膜を形成する工程と、前記第2のレジスト膜を除去する工程と、前記被パターンニング膜の、前記パターン支持部材の膜面上に存在する部分をエッチング除去して、前記パターン支持部材を露出させるとともに、前記被パターンニング膜の、前記基体の前記主面上に存在する部分をエッチング除去して前記基体の、少なくとも前記パターン支持部材間に位置する前記主面を露出させ、前記パターン支持部材の前記側面によって支持された、少なくとも一部が開放されてなる前記被パターンニング膜の残部からなる薄膜パターンを形成する工程とを含むものである。

【0018】このような工程を採用することにより、それ自体極細であると共に線間隔も狭小化され、さらにパターン支持部材によって支持され薄膜パターンを簡易に得ることが出来る。すなわち、前記被パターンニング膜は、前記パターン支持部材の側面にも付着し、この被パターンニング膜のパターン支持部材の側面に形成された部分より薄膜パターンを構成すれば、前記レジスト膜の間隔よりも狭小化された薄膜パターンが得られることとなる。

【0019】また、上記第3の薄膜作製方法においては、パターン支持部材の一部を含むようにして予め第2のレジスト膜が形成されているので、他の複雑な工程を要することなく、前記第2のレジスト膜を除去するのみで、前記薄膜パターンの一部を簡易に開放させることが

できる。

【0020】このようにして形成した、前記薄膜パターンの開放部分の間隔を拡張しても良い。このように形成することにより、形成された薄膜パターンの端部を一般の技術によりボンディングし、簡易に配線することができる。

【0021】また、前記の被パターンニング膜は、パターン支持部材を含む基体を回転させながら成膜して形成するようにしても良い。このように形成することにより、被パターンニング膜が、レジスト膜の側面にも確実に成膜される。

【0022】また、列記した薄膜パターンニング方法を用いてマイクロデバイスを製造するようにしても良い。このような製造方法を用いることにより、薄膜パターンが極細であると共に線間隔も狭小化されたマイクロデバイスを得ることができる。

【0023】前記マイクロデバイスは、薄膜磁気ヘッドであれば、さらに良好である。本発明者は、狭小化された薄膜パターンを得べく、露光器などの光学限界以下の線間隔の狭小化されたそれ自体極細な薄膜パターンを得べく鋭意検討を行った。その結果、従来のようにしてレジスト膜を形成した後、このレジスト膜を覆うようにして被パターンニング膜を形成し、この被パターンニング膜から薄膜パターンを構成することを想到した。

【0024】したがって、列記した本発明によれば、レジスト膜の種類や露光現像処理に用いる露光器の光学限界などに依存することが少なく、狭小化された薄膜パターンを簡易に形成することができる。

【0025】なお、本発明における「基体」とは、SiやAlTiCなどからなる基板の他、所定の材料からなる下地膜などをも含むものである。

【0026】

【発明の実施の形態】〔第1の実施の形態〕以下、本発明を、図面と関連させながら発明の実施の形態に基づいて詳細に説明する。図1～図7は、本発明の第1の実施の形態による作製方法における工程図である。最初に、図1に示すように、Siなどからなる基体11の主面11A上に、スピンコート法などによってレジスト膜を形成した後、露光現像処理を施し、レジスト膜13を選択的に形成する。このレジスト膜13のレジスト膜の幅 W_R と間隔 W_S は上述した従来法による薄膜パターンを定義づけるものである。なお、図1中、図1Bは基体11の主面11A上に、レジスト膜13を選択的に形成した様子を示し、図1Aは、図1Bのa-a線での断面図を表す。

【0027】図2は、図1の後の工程を示す図で、図2中、図2Bは基体11の主面側から被パターンニング膜を形成した様子を示し、図2Aは、図2Bのb-b線での断面図を表す。この図2に示すように、基体11の主面11A上と、レジスト膜13を覆うようにしてTaなど

10

20

30

40

50

からなる被パターンニング膜12を、スパッタリング法、CVD法、あるいは無電界メッキ法などによって形成する。

【0028】なお、レジスト膜13自体が比較的狭小化されている場合等に、例えば、スパッタリング法で被パターンニング膜12を形成しようとする、特に、レジスト膜13の側面13Cに被パターンニング膜12が十分に付着しない場合がある。このような場合においては、レジスト膜13を含む基体11を回転させながら、被パターンニング膜12の成膜処理を施すことが好ましい。これによって、レジスト膜13の間隔 W_S が十分に狭小化されている場合等においても、レジスト膜13の側面13Cに被パターンニング膜12を付着することができるようになる。

【0029】図3は、図2の後の工程を示す図で、図3中、図3Bは基体11の主面側から被パターンニング膜をエッチング処理した様子を示し、図3Aは、図3Bのc-c線での断面図を表す。この図3に示すように、全体に成膜した被パターンニング膜12に対して、RIEやイオンミリングなどのドライエッチング処理を施す。なお、ドライエッチング処理を行うに際しては、イオンビームなどに指向性を付与し、被パターンニング膜12のレジスト膜13の上面13Aに存在する部分12Aと、レジスト膜13間であり基体11の主面11Aに存在する部分12Bとを除去する。この結果、被パターンニング膜12は、レジスト膜13の側面13Cに付着している部分12Cが残存する。

【0030】図4は、図3の後の工程を示す図で、図4中、図4Bは基体11の主面側からレジスト膜を除去した様子を示し、図4Aは、図4Bのd-d線での断面図を表す。レジスト膜13の除去は、露出した上面13Aからアセトンなどの有機溶剤を浸漬させ、溶解させることによって容易に除去することができる。また、レジスト膜13の露出した上面13Aからアッシング処理を施すことによって容易に除去することができる。アッシング処理とは、一般に酸素プラズマを用いて有機薄膜部分を灰化除去する処理のことを言う。

【0031】なお、アッシング処理は、酸素ガス中にフッ素系ガス及び窒素／水素混合ガスの少なくとも一方を添加し、これらの混合ガスのプラズマを用いて行うこともできる。これによって、アッシング速度が増大し、アッシング処理を効率的に実施することができる。フッ素系ガスとしては、四塩化フッ素を例示することができる。

【0032】このような工程を経ることにより、被パターンニング膜12はレジスト膜13の側面13Cに付着した部分12Cのみが残存し薄膜パターン14が形成される。

【0033】図5は、図4の後の工程を示す図で、図5中、図5Bは基体11の主面側から薄膜パターンを形成

した様子を示し、図5Aは、図5Bのe-e線での断面図を表す。図4に示す薄膜パターン14は、レジスト膜13の側面13Cに付着して残存した被パターンニング膜12の部分12Cから構成されているため、図4に示すように、レジスト膜13が除去された後においても、レジスト膜13を囲むように閉鎖形状的に形成されている。したがって、薄膜パターン14の一方側14A及び他方側14Cを所定のマスクを介してエッチングして除去して側部側14Bを残し、図5に示す一方側及び他方側が開放されてなる薄膜パターン15を得ることができる。本例では、一方側、他方側の2箇所をエッチング除去したが、本発明は、これに限らず、少なくとも1箇所の開放部を形成すれば良い。

【0034】最終的に得られる薄膜パターン15の間隔は、元々のレジスト膜13を挟んだ被パターンニング膜12Cによる間隔 $W_Q (=W_R)$ と、元々のレジスト膜13を挟まない被パターンニング膜12Cによる間隔 W_P となる。この間隔 W_P は、レジスト膜13の間隔 W_S に対して、側面13Cに付着した被パターンニング膜の膜厚 W_T の分だけ狭小化されたことになる。レジスト膜の種類や露光器の光学限界などによって決定された間隔 W_S 間に2本のパターンが存在するため、従来の薄膜パターンに対して、本発明の方法によって作製された薄膜パターンの間隔は十分に狭小化されていることが分かる。しかも、従来技術による薄膜パターンの幅は、レジストの幅により制御していたが、本発明による薄膜パターンの幅は、膜厚 W_T での制御が可能であり、従来技術によるパターンに比し十分に薄く形成できるため、これらの相乗効果により非常に緻密なパターン形成が可能となる。

【0035】また、図6に示すように、一方側が拡大したレジスト膜を形成することにより、一方側16Aが拡大し、一方側16Bが所定の間隔を有する薄膜パターン16を形成することもでき、薄膜パターンの形状は、設計事項により種々の変形が可能である。

【0036】さらに、図5に示すような、狭小化された薄膜パターンを用い、例えば、薄膜パターン15の一方側にメッキ用の端子などを形成しようとした場合、高精度な微細加工技術によってもボンディング等が困難な場合が生じる。

【0037】このような場合には、図6に示すように一方側は、レジスト膜の間隔 W_A が拡大しており他方側 W_S は、前述のように間隔が狭小化されたレジストパターンを用いる。そして、前述と同様の技術を持って薄膜パターン16の一方側16A及び他方側16Cを所定のマスクを介してエッチング除去することにより、図7に示すような、一方側が拡大した薄膜パターン17を得ることで解決できる。

【0038】この場合、例えば、一方側のレジスト膜の間隔 W_A が他方側のレジスト膜の間隔 W_S に比し拡大しているため、一方側の薄膜パターンの間隔 W_B が他方側

10

20

30

40

50

の薄膜パターンの間隔 W_F よりも拡大したものが得られる。なお、この場合、レジスト膜自体の幅を一方側では広めの W_C とし、他方側では前述通りの狭い幅 W_Q としているのでさらに良好である。

【0039】一方側17Aでは、線間隔が拡大するように形成することにより、上述した端子などを比較的容易に形成することができる。一方、他方側は前述した技術を用いることで、レジスト膜の間に形成された、間隔が狭小化された被パターンニング膜17Cによる間隔 W_F を用いることができ、緻密なものとなる。さらに、この間隔 W_F は、レジスト膜13の間隔 W_S に対して、側面13Cに付着した被パターンニング膜の厚さ W_T の2倍分だけ狭小化されているので、さらに緻密である。

【0040】〔第2の実施の形態〕図8～図14は、本発明の第2の実施の形態による作製方法における工程図である。図8は、基体の断面図であり、基体上に絶縁膜を成膜した様子を示す。図8に示すように、Siなどからなる基体21の主面21A上に、 SiO_2 、 Al_2O_3 などからなる絶縁膜26Aをスパッタリング法、CVD法等によって一様に形成する。

【0041】図9は、図8の後の工程を示す図で、図9中、図9Bは基体21の主面側から絶縁膜上にレジスト膜を形成した様子を示し、図9Aは、図9Bのf-f線での断面図を表す。基体21の主面21A上に絶縁膜26Aを成膜した後、絶縁膜26A上に、スピンコート法などによってレジスト膜を一様に形成し、その後、露光現像処理を施すことによって、レジスト膜23を選択的に形成する。本例では、レジストの幅を W_R としレジスト間隔を W_S としている。

【0042】図10は、図9の後の工程を示す図で、図10中、図10Bは基体21の主面側から絶縁膜を選択的に形成した様子を示し、図10Aは、図10Bのg-g線での断面図を表す。本工程では、レジスト膜23をマスクとして、絶縁膜26AにRIE及びイオンミリングなどのドライエッチング処理を施すことにより、絶縁膜26Aを分断して選択的にパターンニングし、絶縁体から成るパターン支持部材26を形成する。理想的にエッチング処理ができたと仮定すると、レジストの幅は W_R となりレジスト間隔は W_S となる。この場合、僅かなズレは、誤差の範囲内である。なお、上記ドライエッチング処理によって、マスクとして用いたレジスト膜23の厚さも当初の状態より削減されている。

【0043】図11は、図10の後の工程を示す図で、図11中、図11Bは基体21の主面側からパターン支持部材を臨んだ様子を示し、図11Aは、図11Bのh-h線での断面図を表す。本工程において、残存するレジスト膜23を有機溶剤で溶解除去、あるいはアッシング処理によって除去することにより、分断された絶縁膜26Aから構成されるパターン支持部材26を形成する。

【0044】なお、アッシング処理を用いる場合、上述したように、酸素ガス中にフッ素系ガス及び窒素／水素混合ガスの少なくとも一方を添加し、これらの混合ガスのプラズマを用いることが好ましい。これによって、アッシング速度が増大し、アッシング処理を効率的に実施することができる。フッ素系ガスとしては、上述したように、四塩化フッ素を例示することができる。

【0045】図12は、図11の後の工程を示す図で、図12中、図12Bは基体21の主面側から被パターンニング薄膜を成膜した様子を示し、図12Aは、図12Bのi-i線での断面図を表す。本工程では、基体21上において、パターン支持部材26を覆うようにして、スパッタリング法、CVD法、及びメッキ法などによって被パターンニング膜22を形成する。

【0046】上述したように、パターン支持部材26の間隔 W_S が狭小化されている場合においては、例えば、スパッタリング法で被パターンニング膜22を形成しようとすると、パターン支持部材26の側面26Cに被パターンニング膜22が十分に付着しない場合がある。この場合においては、上述したように、パターン支持部材26を含む基体21を回転させながら、被パターンニング膜22の成膜処理を行うことが好ましい。これによって、パターン支持部材26に間隔が狭小化された場合においても、その側面26Cに対して被パターンニング膜22を十分に付着させることができる。

【0047】図13は、図12の後の工程を示す図で、図13中、図13Bは基体21の主面側からパターン支持部材上の被パターンニング薄膜と基体主面上の被パターンニング膜を除去した様子を示し、図13Aは、図13Bのj-j線での断面図を表す。本工程では、被パターンニング膜22の、パターン支持部材26の上面26Aに存在する部分22A及びパターン支持部材26間の基体21の主面21A上に存在する部分22Bを、前述したような指向性を持たせたドライエッチングによって除去したものである。こうして被パターンニング膜22の、パターン支持部材26の側面26Cに付着した部分から構成される薄膜パターン24を形成する。

【0048】被パターンニング膜22は、パターン支持部材26を覆うようにして形成するので、被パターンニング膜22の、パターン支持部材26の側面26Cに付着した部分から構成される薄膜パターン24は、図13Bに示すように、パターン支持部材26の周囲に連続した閉鎖形状的な状態を呈する。

【0049】したがって、薄膜パターン24の一方側24A及び他方側24Cを所定のマスクを介してエッチング除去し、薄膜パターン24の側部側24Bを残すことで、図14に示すような、一方側及び他方側が開放されてなる薄膜パターン25を形成する。本例では、一方側、他方側の2箇所をエッチング除去したが、本発明は、これに限らず、少なくとも1箇所の開放部を形成す

10

20

30

40

50

れば良い。

【0050】なお、図14に示す薄膜パターン25は、パターン支持部材26によって支持されているので、薄膜パターン25は、それ自体で十分な強度を有しない場合においても、パターン支持部材26によって十分な強度が付与される。

【0051】本発明の第2の実施の形態による作製方法においても、レジスト膜の間隔 W_S と同等であるパターン支持部材26の間隔 W_S に2本の薄膜パターンが形成され、よって、この2本の薄膜パターンの間隔 W_P は、パターン支持部材の間隔 W_S よりさらに狭小化されて形成されることとなる。しかも、従来技術による薄膜パターンの幅は、レジストの幅により制御していたが、本発明による薄膜パターン24、25の幅は、膜厚 W_T での制御が可能であり、従来技術によるパターンに比し十分に細く形成できるため、これらの相乗効果により、非常に緻密なパターンが形成できる。

【0052】本発明の第2の実施の形態による作製方法においても、薄膜パターン25の間隔が狭小化されるにつれて、薄膜パターン端部の間隔も狭小化されるようになる。このため、例えば、薄膜パターン25にメッキ用の端子などを形成しようとした場合、高精度な微細加工技術によってもボンディング等が困難な場合が生じる。

【0053】したがって、このような場合においても、一方側が拡大したレジスト膜及びパターン支持部材を形成し、図6及び図7に示す場合と同様にして、一方側が拡大し、他方側が緻密な間隔を有する薄膜パターンを形成する。これによって、薄膜パターンの一方側において端子などを比較的容易に形成することができるようになり、メッキ法などによって薄膜パターンに所定の薄膜パターンを簡易に形成することができるとともに、他方の側では緻密で小スペースな薄膜パターンとなる。

【0054】なお、スパッタリング法などの物理的蒸着法を用いる場合においては、その指向性のために、狭小化された薄膜パターン内に蒸着物質が十分に堆積されず、パターニングされた薄膜を得ることができない場合がある。この場合においては、薄膜パターンを回転させながら成膜処理を行うことが好ましい。これによって、上述したような指向性を有する成膜処理を施しても、蒸着物質を薄膜パターン内に十分な量で堆積させることができ、薄膜のパターニングを良好に行うことができる。

【0055】〔第3の実施の形態〕図15～図20は、本発明の第3の実施の形態による作製方法における工程図である。本例は、途中の工程までは第2の実施の形態による作製方法と同様である。すなわち、Siなどからなる基体21の主面21A上に、 SiO_2 、 Al_2O_3 などからなる絶縁膜をスパッタリング法、CVD法等によって一様に形成する。次いで、この絶縁膜上に、スピコート法などによってレジスト膜を一様に形成し、その後、露光現像処理を施すことによって、レジスト膜を

選択的に形成する。そして、このレジスト膜をマスクとして、絶縁膜にRIE及びイオンミリングなどのドライエッチング処理を施すことにより、絶縁膜を分断してパターニングし、絶縁体から成るパターン支持部材36を形成する。

【0056】この後、残存するレジスト膜を有機溶剤で溶解除去、あるいはアッシング処理によって除去することにより、分断された絶縁膜から構成されるパターン支持部材36を形成する。こうして図15に示す状態となる。なお、前記同様に、アッシング処理時においては、酸素ガス中にフッ素系ガス及び窒素/水素混合ガスの少なくとも一方を添加することが好ましい。

【0057】図15において、図15Bは、基体21の主面21A側から臨んだ図であり、図15Aは図15Bのk-k線における断面図である。本例では、パターン支持部材の幅を W_R としパターン支持部材の間隔を W_S としている。

【0058】図16は、図15の状態、選択的にレジスト膜を形成した様子を示し、図16Bは、基体21の主面21A側から臨んだ図であり、図16Aは図16Bのl-l線における断面図である。図15に示す状態で、レジスト膜を一様に形成し、露光現像処理等を施すことによって、パターン支持部材36の一方側36A、他方側36Cを僅かに覆うように第2のレジスト膜37を選択的に形成する。その際、第2のレジスト膜37は、後述するリフトオフが容易に行えるように下層がPMGI（ポリメチルグルタルイミド＝Polymethylglutarimide）から成る2層レジストパターン等を用いることが好ましい。

【0059】図17は、図16の状態、全体に被パターニング膜を形成した状態を示し、図17Bは、基体21の主面21A側から臨んだ図であり、図17Aは図17Bのm-m線における断面図である。本工程では、基体21上において、パターン支持部材36および第2のレジスト膜37を覆うようにして、スパッタリング法、CVD法、及びメッキ法などによって被パターニング膜32を形成する。パターン支持部材36の間隔 W_S が狭小化されている場合においては、例えば、スパッタリング法で被パターニング膜32を形成しようとする、パターン支持部材36の側面36Cに被パターニング膜32が十分に付着しない場合がある。

【0060】この場合においては、上述したように、パターン支持部材36および第2のレジスト膜37を含む基体21を回転させながら、被パターニング膜32の成膜処理を行うことが好ましい。これによって、パターン支持部材36の間隔が狭小化された場合においても、その側面36Cに対して被パターニング膜32を十分に付着させることができる。

【0061】図18は、図17に示す状態で、レジスト膜を除去した状態を示すものであり、図18Bは、基体

10

20

30

40

50

13

21の主面21A側から臨んだ図であり、図18Aは図18Bのn-n線における断面図である。前述の工程で、リフトオフ可能に成膜した第2のレジスト膜37をリフトオフにより除去する。したがって、基体21の主面21Aとパターン支持部材36の第2のレジスト膜37が覆っていなかった部分には、直接被パターンニング膜32が成膜されたままとなっている。また、第2のレジスト膜37が基体21の主面21Aとパターン支持部材36を覆っていた部分は、被パターンニング膜32が第2のレジスト膜37とともにリフトオフされるので、基体21の主面21Aとパターン支持部材36が露出している。

【0062】図19は、図18の後の工程を示す図で、図19中、図19Bは基体21の主面側からパターン支持部材上の被パターンニング薄膜と基体主面上の被パターンニング膜を除去した様子を示し、図19Aは、図19Bのo-o線での断面図を表す。本工程では、被パターンニング膜32の、パターン支持部材36の上面36Aに存在する部分32A及びパターン支持部材36間の基体21の主面21A上に存在する部分32Bを、指向性を持たせたドライエッチングによって除去したものである。こうして被パターンニング膜32のパターン支持部材36の側面36Cに付着した部分から構成される薄膜パターン35を形成する。

【0063】前述の工程で、パターン支持部材36の一部が前述のレジストマスク37で覆われていたため、この部分には薄膜パターン35は形成されておらず、したがって、パターン支持部材36の一方側及び他方側が開放されてなる薄膜パターンが形成されている。本例では、一方側、他方側の2箇所をレジストマスク37で覆い薄膜パターン35の開放部分を形成したが、本発明は、これに限らず、少なくとも1箇所の開放部を形成すれば良い。

【0064】なお、図19に示す薄膜パターン35は、パターン支持部材36によって支持されているので、薄膜パターン35は、それ自体で十分な強度を有しない場合においても、パターン支持部材36によって十分な強度が付与される。

【0065】本発明の第3の実施の形態による作製方法においても、パターン支持部材36の間隔 W_S に2本の薄膜パターンが形成され、よって、この2本の薄膜パターンの間隔 W_F は、パターン支持部材の間隔 W_S よりさらに狭小化されて形成されることとなる。しかも、従来技術による薄膜パターンの幅は、レジストの幅により制御していたが、本発明による薄膜パターン34、35の幅は、膜厚 W_T での制御が可能であり、従来技術によるパターンに比し十分に細く形成できるため、これらの相乗効果により、非常に緻密なパターンが形成できる。

【0066】本発明の第3の実施の形態による作製方法においても、薄膜パターン35の間隔が狭小化されるに

14

つれて、薄膜パターン端部の間隔も狭小化されるようになる。このため、例えば、薄膜パターン35にメッキ用の端子などを形成しようとした場合、高精度な微細加工技術によってもボンディング等が困難な場合が生じる。

【0067】このような場合には、図20に示すように一方側は、レジスト膜の間隔が拡大しており他方側は、前述のように狭小化されたパターン支持部材38を用いる。そして、前述と同様の技術をもって、一方側のが拡大した薄膜パターン39を得ることで解決できる。

【0068】この場合、例えば、一方側のパターン支持部材38の間隔 W_A が他方側のパターン支持部材38の間隔 W_S に比し拡大しているため、一方側の薄膜パターンの間隔 W_B が他方側の薄膜パターンの間隔 W_F よりも拡大したものが得られる。つまり、薄膜パターンの一方側39Aでは、線間隔が拡大するように形成することにより、上述した端子等の形成を比較的容易に形成することができる。また、薄膜パターンの他方側39Bは、パターン支持部材38の間隔が狭小化されており、その間に2本の薄膜パターン39が存在するため非常に緻密なものとなる。

【0069】さらに、この間隔 W_F は、レジスト膜13の間隔 W_S に対して、パターン支持部材38の側面に付着した薄膜パターン39の厚さ W_T の2倍分だけ狭小化されているので、さらに緻密である。

【0070】なお、この場合においても、スパッタリング法などの物理的蒸着法を用いる場合においては、その指向性のために、狭小化された薄膜パターン内に蒸着物質が十分に堆積されず、パターンニングされた薄膜を得ることができない場合がある。この場合においては、薄膜パターンを回転させながら成膜処理を行うことが好ましい。これによって、上述したような指向性を有する成膜処理を施しても、蒸着物質を薄膜パターン内に十分な量で堆積させることができ、薄膜のパターンニングを良好に行うことができる。

【0071】なお、本発明の方法に従って作製した薄膜パターンを用いた薄膜のパターンニングは、特にマイクロデバイスを製造する工程において好ましく用いることができ、特に薄膜磁気ヘッドを製造する工程において好ましく用いることができる。

【0072】

【実施例】以下、本発明を実施例に基づいて具体的に説明する。

（実施例1）本実施例においては、本発明の第1の実施の形態による作製方法に従って薄膜パターンを作製した。基板としてシリコン基板を用い、このシリコン基板上にレジスト膜を厚さ $0.5\mu\text{m}$ に塗布した後、 130°C 、60秒間プレベキнг処理を施した。

【0073】次いで、前記レジスト膜に対して $20\text{mJ}/\text{cm}^2$ の強度の光を照射して露光処理を施し、 130°C で60秒間熱処理した後、テトラアンチモニウムハイ

ドロオキサイド水溶液を用いて現像処理を施すことにより、幅 $0.18\mu\text{m}$ 、間隔 $0.18\mu\text{m}$ の繰り返し形状をしたレジスト膜を作製した。なお、現像処理はパドル方式によって行い、現像液滴下によって前記レジスト膜上に現像液溜まりを形成した後、60秒間保持した。

【0074】次いで、前記シリコン基板を回転させながら、前記レジスト膜を覆うようにして、前記シリコン基板上にTa膜を厚さ $0.06\mu\text{m}$ に形成した。なお、Ta膜の形成は、Taターゲットを用い、圧力 1mTorr 、アルゴンガス流量 10sccm の条件において、700Wの電力を投じたDCスパッタリング法を用いることによって実施した。

【0075】次いで、前記Ta膜に対して指向性のドライエッチングを行い、前記レジスト膜上及びレジスト膜間底部に付着した前記Ta膜の部分を除去した。なお、前記指向性ドライエッチングは、エッチングガスとして CF_4 ガスを 80sccm の流量でエッチング装置内に導入するとともに、圧力を 2mTorr に設定し、600Wのマイクロ波を導入して前記 CF_4 ガスをプラズマ化した。そして、前記Ta膜にRF10Wを印加することにより、前記プラズマ化した前記 CF_4 ガスが前記Ta膜上に導かれるようにした。

【0076】次いで、アセトンにて前記レジスト膜を溶解除去し、薄膜パターンの幅 $0.06\mu\text{m}$ 、薄膜パターンの間隔 $0.18\mu\text{m}$ 、薄膜パターンの幅 $0.06\mu\text{m}$ 、薄膜パターンの間隔 $0.06\mu\text{m}$ の繰り返し形状でTaからなる薄膜パターンを得た。なお、本実施例においては、薄膜パターンの一方部及び他方部のエッチング処理前の薄膜パターンで評価した。上述した内容から明らかなように、図5に示す開放された薄膜パターンは図4に示す薄膜パターンの一方部、他方部が除去してなるものであり、両者間において幅及び間隔が変化することはない。

【0077】（実施例2）本実施例においては、本発明の第2の実施の形態による作製方法に従って薄膜パターンを作製した。基板としてシリコン基板を用い、このシリコン基板上にRFダイオードスパッタリング法によってアルミナ(Al_2O_3)膜を厚さ $0.5\mu\text{m}$ に形成した。なお、スパッタリングは、アルゴンガスを 140sccm の流量で導入するとともに、圧力を 20mTorr に設定し、アルミナターゲットに 13.5kW の電力を投入することによって実施した。

【0078】次いで、前記アルミナ膜上に、BARC (Bottom side Anti-reflective Coating:底部抗反射層)を厚さ 80nm に塗布した後、 180°C 、60秒間プレベーク処理を施した。その後、このBARC上にレジスト膜を厚さ $0.5\mu\text{m}$ に塗布した後、 130°C 、60秒間プレベーク処理を施し、その後、実施例1と同様の露光現像処理を施すことによって、幅 $0.18\mu\text{m}$ 、間隔 $0.18\mu\text{m}$ のレジスト膜を作製した。

【0079】次いで、前記レジスト膜をマスクとして、前記アルミナ膜に対して指向性のドライエッチングを行い、前記アルミナ膜を分断してパターン支持部材を形成した。前記指向性ドライエッチングは、アルゴンガス及び酸素ガスをそれぞれ 100sccm の流量でエッチング装置内に導入するとともに、圧力を 10mTorr に設定し、400Wのマイクロ波を導入して前記アルゴンガス及び前記酸素ガスをプラズマ化した。そして、前記アルミナ膜にRF20Wを印加することにより、前記プラズマ化したアルゴンガス及び酸素ガスが前記アルミナ膜上に導かれるようにした。

【0080】次いで、前記シリコン基板を回転させながら、前記パターン支持部材を覆うようにして前記シリコン基板上にTa膜を厚さ $0.06\mu\text{m}$ に形成した。なお、Ta膜の形成は、実施例1と同一の条件で実施した。次いで、前記Ta膜に対して実施例1と同一の条件で指向性ドライエッチングを行い、前記パターン支持部材上及びパターン支持部材間底部に付着した前記Ta膜の部分を除去した。次いで、アセトンにて前記レジスト膜を溶解除去し、薄膜パターンの幅 $0.06\mu\text{m}$ 、薄膜パターンの間隔 $0.18\mu\text{m}$ 、薄膜パターンの幅 $0.06\mu\text{m}$ 、薄膜パターンの間隔 $0.06\mu\text{m}$ の繰り返し形状でTaからなるプレ薄膜パターンを得た。

【0081】なお、本実施例においても、前記プレ薄膜パターンの前方部及び後方部のエッチング処理を省略し、前記プレ薄膜パターンを薄膜パターンと見なして評価した。上述した内容から明らかなように、薄膜パターンはプレ薄膜パターンの前方部及び後方が除去してなるものであり、両者間において幅及び間隔が変化することはない。

【0082】以上実施例1及び実施例2から明らかなように、本発明の薄膜パターンの作製方法によれば、幅及び間隔ともに狭小化された薄膜パターンを形成できることが分かる。

【0083】以上、具体例を挙げながら発明の実施の形態に即して本発明を説明してきたが、本発明は上記内容に限定されるものではなく、本発明の範疇を逸脱しない限りにおいてあらゆる変形や変更が可能である。

【0084】

【発明の効果】以上説明したように、本発明の作製方法によれば、レジスト膜の種類や露光現像処理の際に用いる露光器の光学限界に依存することなく、従来得ることのできなかった狭小化薄膜パターンを作製することができる。したがって、このような薄膜パターンを介して成膜処理を施すことにより、狭小化された薄膜パターンを簡易に形成することができる。この結果、このようにして作製された薄膜パターンを用いることにより、薄膜磁気ヘッドなどのマイクロデバイスを十分に小型することができる。

【図面の簡単な説明】

【図1】 本発明の第1の薄膜パターンの作製方法における一工程を示す図である。

【図2】 図1に示す工程の次の工程を示す図である。

【図3】 図2に示す工程の次の工程を示す図である。

【図4】 図3に示す工程の次の工程を示す図である。

【図5】 図4に示す工程の次の工程を示す図である。

【図6】 図5に示す工程の次の工程を示す図である。

【図7】 図6に示す工程の次の工程を示す図である。

【図8】 本発明の第2の薄膜パターンの作製方法における一工程を示す図である。

【図9】 図8に示す工程の次の工程を示す図である。

【図10】 図9に示す工程の次の工程を示す図である。

【図11】 図10に示す工程の次の工程を示す図である。

【図12】 図11に示す工程の次の工程を示す図である。

【図13】 図12に示す工程の次の工程を示す図である。

【図14】 図13に示す工程の次の工程を示す図である。

【図15】 本発明の第3の薄膜パターンの作製方法における一工程を示す図である。

【図16】 図15に示す工程の次の工程を示す図である。

【図17】 図16に示す工程の次の工程を示す図である。

【図18】 図17に示す工程の次の工程を示す図である。

【図19】 図18に示す工程の次の工程を示す図である。

【図20】 図19に示す工程の次の工程を示す図である。

【図21】 従来の薄膜パターンの作製方法における一工程を示す図である。

【図22】 図21に示す工程の次の工程を示す図である。

【図23】 図22に示す工程の次の工程を示す図である。

【図24】 図23に示す工程の次の工程を示す図である。

【符号の説明】

11、21 基体

12、22、32 被パターニング膜

13、23 レジスト膜

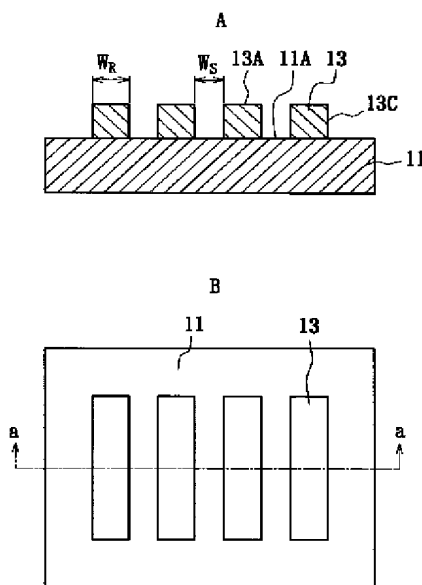
14、15、16、17、24、25、35、39 薄膜パターン

26A 絶縁膜

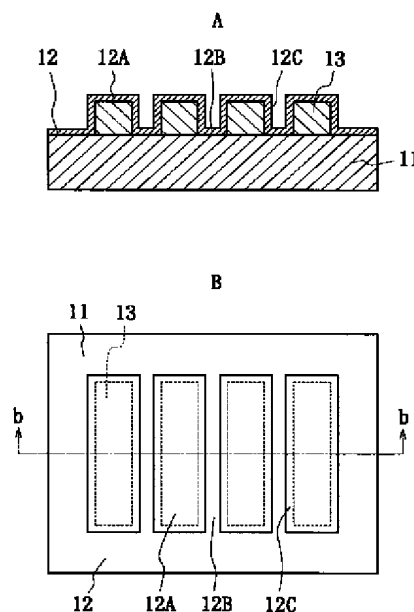
26、36、38 パターン支持部材

37 第2のレジスト膜（レジストマスク）

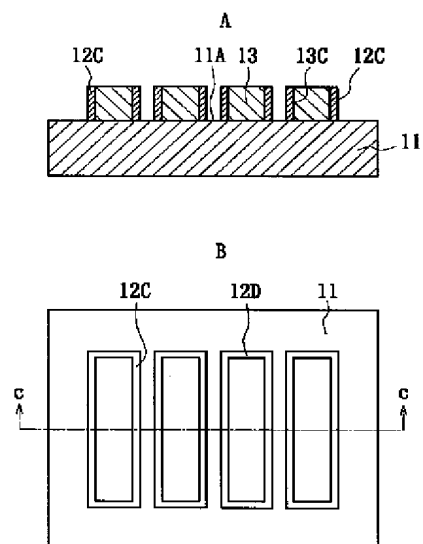
【図1】



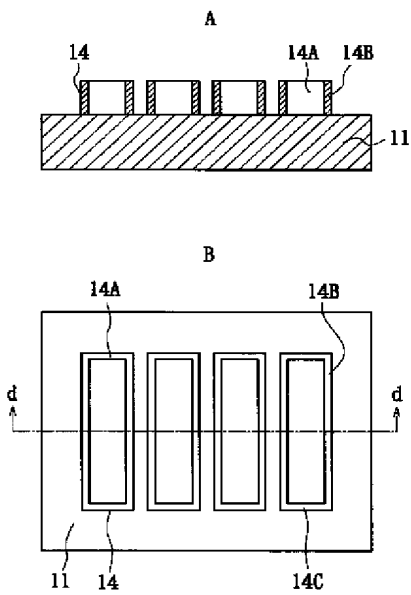
【図2】



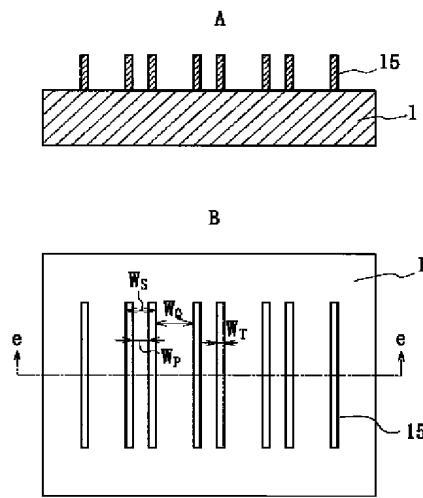
【図3】



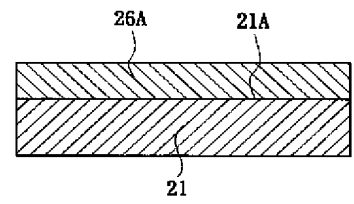
【図4】



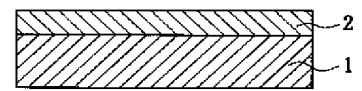
【図5】



【図8】

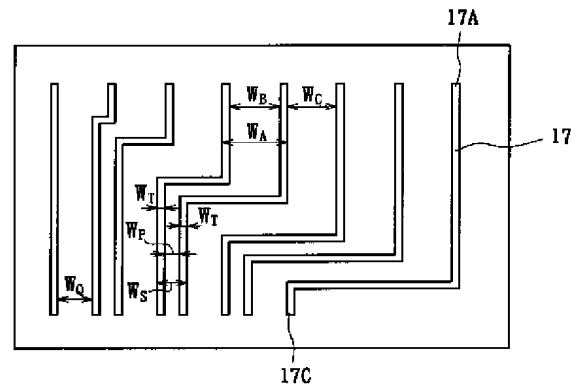
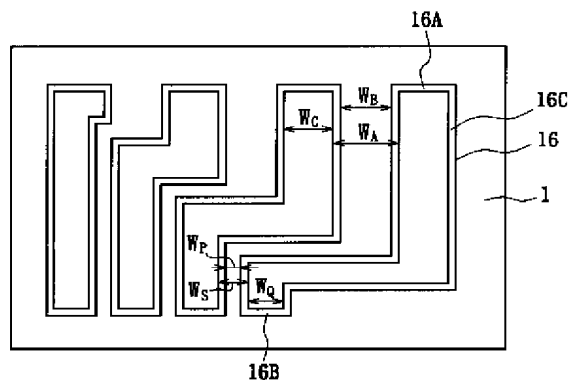


【図21】



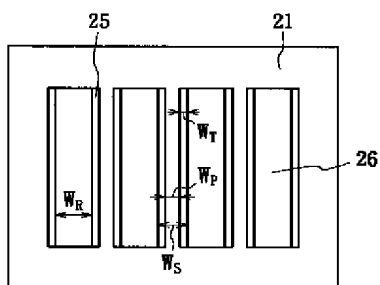
【図7】

【図6】

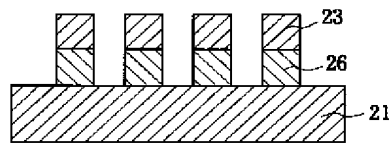


【図10】

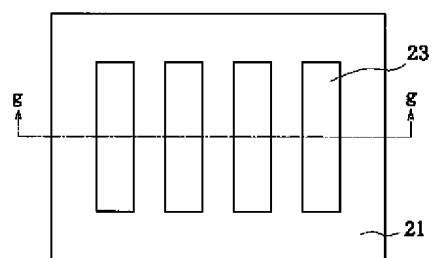
【図14】



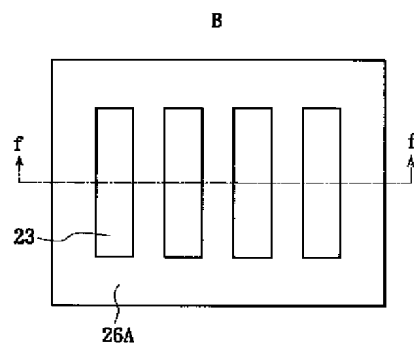
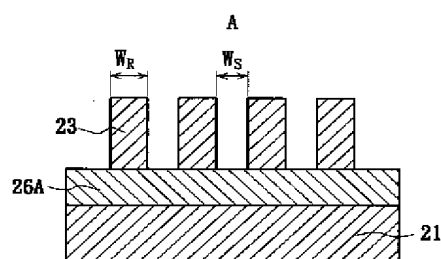
A



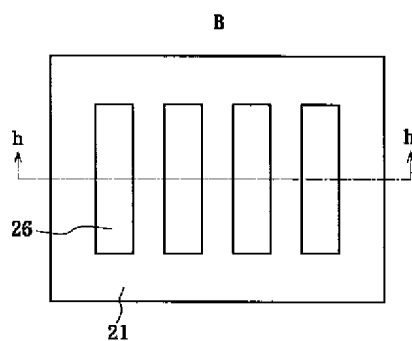
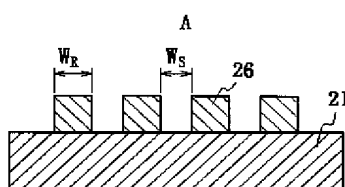
B



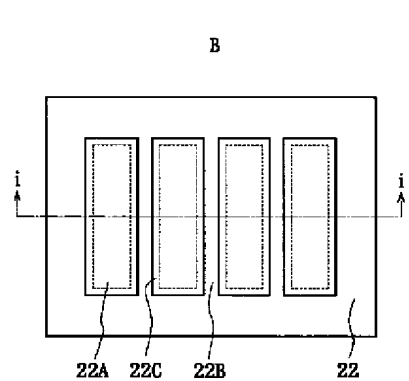
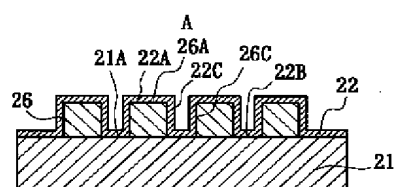
【例9】



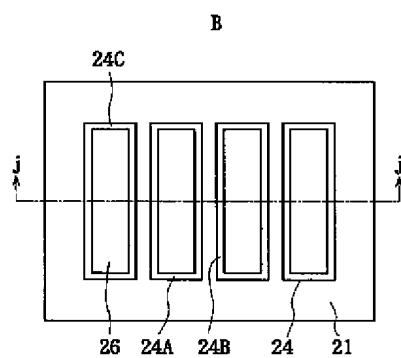
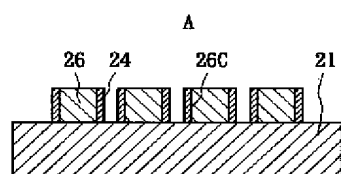
【例 1 1】



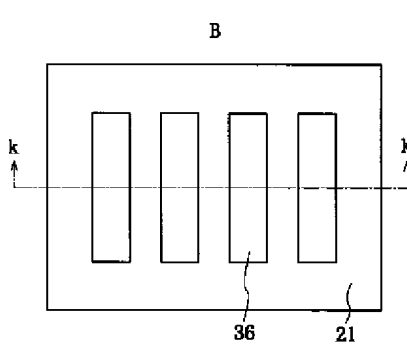
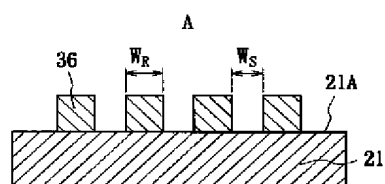
【例 12】



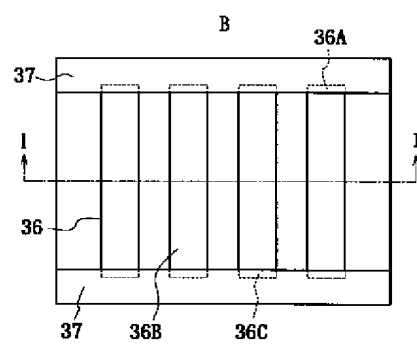
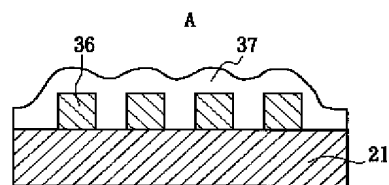
【例 13】



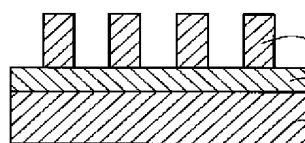
【※15】



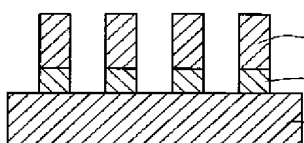
【図 16】



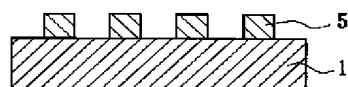
【图 22】



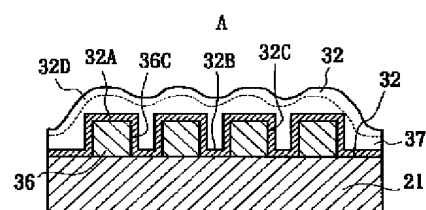
【图23】



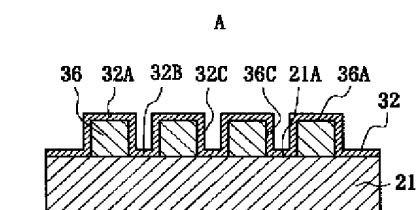
【图24】



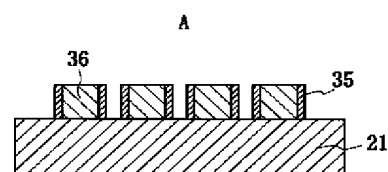
【図17】



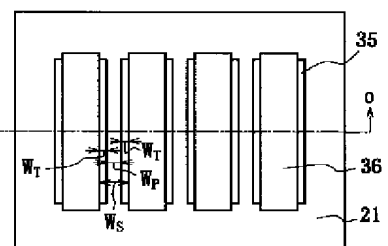
【図18】



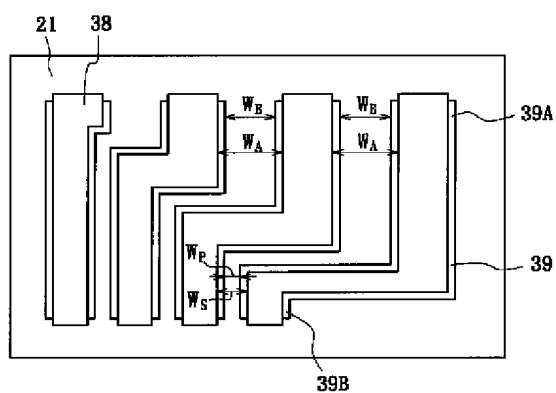
【図19】



B



【図20】



フロントページの続き

Fターム(参考) 2H096 AA27 BA01 HA30
 5D033 DA07 DA08 DA31
 5F033 HH21 PP06 PP15 PP28 QQ08
 QQ13 QQ14 QQ16 QQ31 QQ41
 XX03
 5F046 AA28

PAT-NO: JP02003077922A
DOCUMENT-IDENTIFIER: JP 2003077922 A
TITLE: METHOD FOR MANUFACTURING
THIN FILM PATTERN AND METHOD
FOR MANUFACTURING
MICRODEVICE USING IT
PUBN-DATE: March 14, 2003

INVENTOR-INFORMATION:

NAME	COUNTRY
UEJIMA, SATOSHI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
TDK CORP	N/A

APPL-NO: JP2001269199
APPL-DATE: September 5, 2001

INT-CL (IPC): H01L021/3205 , G03F007/40 ,
G11B005/31 , H01L021/027

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a method for manufacturing a thin film pattern having a narrow pattern, which is independent of the kind of a resist film and an optical limit of an exposure apparatus or the like, and thus to further provide a method for making a thin film patterning

narrower.

SOLUTION: After selectively forming the resist film 13 on a main surface 11A of a substrate 11, a film 12 to be patterned is formed on the substrate 11 so as to cover this resist film 13. Then parts existing on an upper surfaces 13A of the resist film 13 and on the main surfaces 11A of the substrate 11 in the film 12 to be patterned are removed by means of a dry etching processing, and thus the upper surfaces 13A of the resist film 13 is exposed. Subsequently, by removing the resist film 13 from the exposed upper surfaces 13A, the thin film pattern 15 consisting of parts 12C, which adhere to side surfaces 13C of the resist film 13 in the film 12 to be patterned, is formed.

COPYRIGHT: (C)2003,JPO